

PAT-NO: JP411120518A

DOCUMENT-IDENTIFIER: JP 11120518 A

TITLE: MAGNETORESISTIVE EFFECT HEAD SUBSTRATE AND ITS
MANUFACTURE

PUBN-DATE: April 30, 1999

INVENTOR-INFORMATION:

NAME	COUNTRY
SHIMOE, OSAMU	N/A
MITSUMATA, CHIHARU	N/A
FUKAMACHI, KEISUKE	N/A
KASAKOSHI, TOSHIYUKI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI METALS LTD	N/A

APPL-NO: JP09280467

APPL-DATE: October 14, 1997

INT-CL (IPC): G11B005/39

ABSTRACT:

PROBLEM TO BE SOLVED: To prevent electrostatic breakdown in an MR element on a substrate while forming and to manufacture it in high yield by forming a conductive pattern longer than a conductive path consisting of the MR element and a pair of electrodes on the substrate provided with plural MR heads having a pair of electrodes electrically connected to the MR element.

SOLUTION: The MR head 2 is constituted so that a lower shield film, a lower gap film, a bias film constituting the MR element, a separation film and a magnetoresistive effect film are film-formed sequentially continuously on the substrate to be patterned. Thereafter, a magnetic control film and the electrode 5 are film-formed to be patterned, and at this time, the conductive pattern 1 is formed simultaneously also. Then, after an upper gap film and an upper shield film are film-formed, a recording inductive type thin film magnetic head is formed, and a recording/reproducing separation type composite head is formed, and is cut out at every element, and a floating surface 4 is machined. Thus, dielectric breakdown in the MR element due to static electricity while manufacturing is reduced to 1/3 or below, and manufacturing yield is improved.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-120518

(43) 公開日 平成11年(1999) 4月30日

(51) Int.Cl.⁸

G 1 1 B 5/39

識別記号

F I

G 1 1 B 5/39

審査請求 未請求 請求項の数 7 O L (全 7 頁)

(21) 出願番号 特願平9-280467

(22) 出願日 平成9年(1997)10月14日

(71) 出願人 000005083

日立金属株式会社

東京都千代田区丸の内2丁目1番2号

(72) 発明者 下江 治

埼玉県熊谷市三ヶ尻5200番地日立金属株式会社磁性材料研究所内

(72) 発明者 三俣 千春

埼玉県熊谷市三ヶ尻5200番地日立金属株式会社磁性材料研究所内

(72) 発明者 深町 啓介

埼玉県熊谷市三ヶ尻5200番地日立金属株式会社磁性材料研究所内

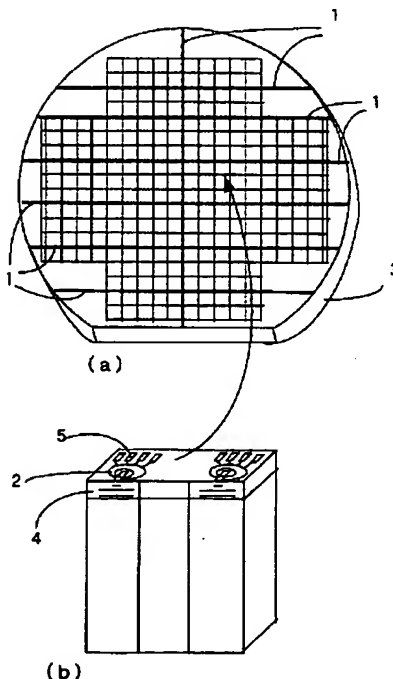
最終頁に続く

(54) 【発明の名称】 磁気抵抗効果型ヘッド用基板とその製造方法

(57) 【要約】

【課題】 磁気抵抗効果型ヘッドの製造プロセスにおいて、プロセス途中での静電気による磁気抵抗効果素子の絶縁破壊を防止し、高い歩留まりで素子を形成する方法を提供する。

【解決手段】 基板上に多数の磁気抵抗効果型ヘッドを形成する際、磁気抵抗効果素子単体の寸法より十分に長い導電性パターンを同時に配することにより、基板に局部的に蓄積される電荷を放電して絶縁破壊を防止する。



【特許請求の範囲】

【請求項1】 磁気抵抗効果素子に電氣的に接続された1対の電極を備える磁気抵抗効果型ヘッドを2以上設けた磁気抵抗効果型ヘッド用基板であって、前記磁気抵抗効果素子と前記1対の電極からなる導電路の寸法よりも長い寸法の導電性パターンが少なくとも1以上形成されていることを特徴とする磁気抵抗効果型ヘッド用基板。

【請求項2】 請求項1の磁気抵抗効果型ヘッド用基板において、前記導電性パターンが基板の外縁部に達していることを特徴とする磁気抵抗効果型ヘッド用基板。

【請求項3】 請求項1または2の磁気抵抗効果型ヘッド用基板において、前記導電性パターンの一部が、前記1対の電極と電氣的に接続されることを特徴とする磁気抵抗効果型磁気ヘッド用基板。

【請求項4】 請求項1、2または3の磁気抵抗効果型ヘッド用基板において、異なる磁気抵抗効果ヘッドの電極が前記導電性パターンを介して電氣的に接続されることを特徴とする磁気抵抗効果型ヘッド用基板。

【請求項5】 1対の第一電極を電氣的に接続させた磁気抵抗効果素子と1対の第二電極を電氣的に接続させたコイル膜を備える磁気抵抗効果型ヘッドを、2以上設けた磁気抵抗効果型ヘッド用基板であって、各々の磁気抵抗効果型ヘッドごとに前記第一電極と前記第二電極を電氣的に短絡する導電性パターンを設けることを特徴とする磁気抵抗効果型ヘッド用基板。

【請求項6】 1対の第一電極を電氣的に接続させた磁気抵抗効果素子と1対の第二電極を電氣的に接続させたコイル膜を備える磁気抵抗効果型ヘッドを、2以上設けた磁気抵抗効果型ヘッド用基板の製造方法であって、各々の磁気抵抗効果型ヘッドごと前記第一電極と前記第二電極を電氣的に短絡する導電性パターンを設ける第一のプロセスと、正の荷電粒子と負の荷電粒子から成るプラズマを有する真空中に磁気抵抗効果型ヘッド用基板を配置する第二のプロセスと、前記導電性パターンの少なくとも一部を除去して前記第一電極と前記第二電極を電氣的に開放する第三のプロセスを用いることを特徴とした磁気抵抗効果型ヘッド用基板の製造方法。

【請求項7】 正の荷電粒子と負の荷電粒子から成るプラズマを有する真空中に磁気抵抗効果型ヘッド用基板を配置する磁気抵抗効果型ヘッド用基板の製造方法において、請求項1～5のいずれかの磁気抵抗効果型ヘッド用基板を用いることを特徴とした磁気抵抗効果型ヘッド用基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、パソコン等の外部記憶装置として用いられるハードディスクドライブの磁気ヘッドに関するものであり、特に磁気抵抗効果素子の絶縁破壊をなくすことが可能な製造方法に係わるものである。

【0002】

【従来の技術】記録時に誘導型薄膜磁気ヘッド（記録ヘッド）を、また再生時に磁気抵抗効果素子を用いた磁気ヘッド（再生ヘッド）を用いた記録再生分離複合型ヘッドとして磁気抵抗効果型ヘッド（以下、MRヘッドと称す）が広く用いられ始めている。この種の磁気ヘッドとしては、例えばIEEE Trans. Magn. MAG 26, 1689 (1990)に記載されている。図7に従来のMRヘッドの斜視図を示す。再生ヘッド101と記録ヘッド102が基板103上に積層形成され、再生部は下部シールド104および上部シールド105と、絶縁膜でできたギャップ膜（図7では省略）を介すると共に、それに挟まれた磁気抵抗効果素子（以下、MR素子と称す）106およびそれに電流を供給する電極107を備える。これらMRヘッドはリソグラフィ技術によって、基板上に一括同時に形成される。図8に複数のMRヘッドを基盤の目状の区画に沿って配列した従来の基板103の概略図を示す。その後個々のヘッド素子に切断されて研磨等工程を経て所要の形状寸法のスライダに仕上げられる。尚、図7の（a）は、（b）に示すスライダを浮上面からみたときのMRヘッドの一部を拡大した斜視図である。

【0003】

【発明が解決しようとする課題】MRヘッドを製造するに当たり、大きな課題となるものが静電気によるMR素子の破壊である。MRヘッドは記録密度を向上させるように磁気ギャップ（再生ギャップまたは記録ギャップ）あるいはトラック幅を縮小する。このためMRヘッドの各部寸法が小さくされ、特に絶縁膜でできたギャップ膜は薄膜化が必要となる。この結果MR素子の絶縁耐圧は大幅に低下し静電気等による素子破壊が起きやすくなる。MRヘッドの静電破壊については、例えば、公開特許昭61-77114号公報に記載されている。この従来技術では、ヘッド使用時の課題を解決するためには有効であるが、ヘッド素子作製時の課題には対処できていない。

【0004】一方、ヘッド作製時の素子破壊を防止するための従来技術としては、公開特許平8-221721号公報に記載の技術がある。前記従来技術の概略を図9を用いて説明する。図9は上部シールド膜105形成前のクリーニング工程での静電破壊を説明する断面図である。クリーニング工程は、端子部110上に形成される上部シールド膜105と電極107との接触抵抗を低減するために必要な工程であり、イオンミリング法などが用いられる。イオンミリング法は正電荷を持つArイオン112を基板等に照射して、その表面の汚れ等を削り取る方法である。その際、基板表面に積層した膜がイオン照射の影響で正に帯電することを避けるために、電子113を同時に照射する方法がとられる。しかし、基板表面全面が電氣的に中性となることは少なく、局所的に

見ると電荷分布が生じてしまう。その結果、図9に示すようにクリーニングされる電極表面あるいはその近傍に蓄積される電荷量に差が生じてしまう。即ち、互いに絶縁された金属膜同士の間には電位差が生じ、このために、下部または上部ギャップ膜108、109の絶縁が破壊される。その時、磁気抵抗効果膜およびバイアス膜に過大電流が流れMR素子106が破壊されてしまう。この過大電流がMR素子に流れるのを防ぐために前記素子に接触する1対の電極間を短絡する構造111をもつMRヘッドを提供している。

【0005】しかし、静電破壊による過大電流の電流路は必ずしも同一素子回路内を流れるとは限らないため改善効果は小さい。また、MR素子と電極膜の複合体と絶縁膜を介して積層された他の金属膜との間には依然として電位差が発生するため、問題の根本的解決は望めない。尚、図9のクリーニング工程後にさらに記録ヘッドを構成する膜（上部シールド105、電極107、記録ギャップ115、上部磁極116）を積層した状態のMRヘッドの断面図を図10に示す。但し、図10では電極間を短絡する構造111の記載を省略した。図10の（b）はMRヘッド（a）のA-A'における断面を説明した図である。

【0006】またその他の従来技術として、公開特許平8-287424号公報にMR素子の端子部を加工量測定用素子の端子部と共用化し、基板内の有効実素子の面積の減少を防いでいる。その中で加工量測定用素子の端子部を隣接する実素子の端子部と共用することにより、実質的に加工量測定素子専用の端子部をなくし、実装密度の向上を図っている。この技術では基板状態での静電破壊についての具体的な記載がなく、2素子の電極を接続したのみであるため、ミリング加工時の帯電電荷を逃がすのには十分ではなく製造工程での静電破壊を防止するものではない。

【0007】本発明の目的は、高密度に記録された磁気信号を再生するMRヘッドおよび記録再生分離型複合ヘッドを、高い歩留まりで作製可能なMRヘッド構造を提供することである。特に、作成中の基板上におけるMR素子の静電破壊を防止するものである。

【0008】

【課題を解決するための手段】上記した従来技術の問題点は、MRヘッドを多数形成する基板に帯電した電荷を逃がすこと、即ち放電路として充分な長さの導電性パターンを設けること、あるいは電荷の蓄積を緩和するために各々のMRヘッドの備える少なくとも4以上の端子を短絡することにより解決される。

【0009】本発明は、MR素子に電気的に接続された1対の電極を備えるMRヘッドを2以上設けた磁気抵抗効果型ヘッド用基板であって、前記MR素子と前記1対の電極からなる導電路の寸法よりも長い寸法の導電性パターンが少なくとも1以上形成されていることを特徴と

する磁気抵抗効果型ヘッド用基板である。ここで、導電路の寸法とは、電流の流れる経路として見た電極-MR素子-電極の長さを示す。また、導電性パターンとは、薄膜または薄膜をパターンニングして形状を加工したものであって、導電性を備える。

【0010】また本発明は、前記導電性パターンが基板の外縁部に達していることを特徴とする磁気抵抗効果型ヘッド用基板である。ここで、外縁部とは、基板の側面や端部もしくはこれらの近傍を含む。また、本発明は前記導電性パターンの一部が、前記1対の電極と電気的に接続されることを特徴とする磁気抵抗効果型磁気ヘッド用基板である。また、本発明は、異なるMRヘッドの電極が前記導電性パターンを介して電気的に接続されることを特徴とする磁気抵抗効果型ヘッド用基板である。

【0011】本発明は、1対の第一電極を電気的に接続させたMR素子と1対の第二電極を電気的に接続させたコイル膜を備えるMRヘッドを、2以上設けた磁気抵抗効果型ヘッド用基板であって、各々のMRヘッドごとに前記第一電極と前記第二電極を電気的に短絡する導電性パターンを設けることを特徴とする磁気抵抗効果型ヘッド用基板である。要は、1個のMRヘッドの電極を全て短絡させることである。ただし、基板上にあるMRヘッド同士は互いに短絡することなく独立させる。

【0012】また本発明は、正の荷電粒子と負の荷電粒子から成るプラズマを有する真空中に磁気抵抗効果型ヘッド用基板を配置する磁気抵抗効果型ヘッド用基板の製造方法において、請求項1〜5のいずれかの磁気抵抗効果型ヘッド用基板を用いることを特徴とした磁気抵抗効果型ヘッド用基板の製造方法において、以上に述べた磁気抵抗効果型ヘッド用基板を用いることを特徴とした磁気抵抗効果型ヘッド用基板の製造方法である。なお、プラズマを用いる製造方法としては、イオンミリングやスパッタ法等のように荷電粒子を基板に衝突させるエッチング方法を適用することができる。

【0013】また、本発明は1対の第一電極を電気的に接続させたMR素子と1対の第二電極を電気的に接続させたコイル膜を備えるMRヘッドを、2以上設けた磁気抵抗効果型ヘッド用基板の製造方法であって、各々のMRヘッドごと前記第一電極と前記第二電極を電気的に短絡する導電性パターンを設ける第一のプロセスと、正の荷電粒子と負の荷電粒子から成るプラズマを有する真空中に磁気抵抗効果型ヘッド用基板を配置する第二のプロセスと、前記導電性パターンの少なくとも一部を除去して前記第一電極と前記第二電極を電気的に開放する第三のプロセスを用いることを特徴とした磁気抵抗効果型ヘッド用基板の製造方法である。

【0014】

【発明の実施の形態】本発明における基板は、上部下部シールド、磁気抵抗効果膜、前記磁気抵抗効果膜にバイアス磁界を印加するためのバイアス膜、前記磁気抵抗効

果膜に電氣的に接続された一対の電極、前記磁気抵抗効果膜、前記電極と前記上部、前記下部シールド膜間に形成された、上部、下部ギャップ膜、バルクハウゼンノイズ抑制のために磁気抵抗効果膜に磁氣的につながり、かつ前記磁気抵抗効果膜の両端に形成されたバイアス膜等からなるMR素子が多数形成された基板において、素子単体の寸法より長い導電性パターンが形成されていることを特徴とする基板である。

【0015】本発明について図7を用いて説明する。本図はMRヘッドの斜視図である。MRヘッドは、基板上に形成した外乱磁界からの影響を防止するための上下部のシールド、下部及び上部ギャップ、信号磁界を電気抵抗の変化に変換する磁気抵抗効果膜／分離膜117／バイアス膜118の3層からなるMR素子、センス電流を通电するための電極107、バルクハウゼンノイズを防止するための磁区制御膜119からなる。これまでは従来のMRヘッドと同様の構造である。本発明ではさらに図1に示す複数の直線状の導電性パターンを追加した。図1において、(a)は複数のMRヘッド2を基盤の目状の区画に沿って作製した基板3であり、MRヘッド2を有する区画同士の間には導電性の薄膜からなる導電性パターン1を備える。各々の区画を切り出すと、図1の(b)に示すようにMRヘッドを搭載したスライダーを得ることができる。

【0016】以下本発明を実施例をもって本発明の詳細を説明する。

(実施例1) MRヘッドは、まずベースアルミナ膜が積層された基板上に下部シールド膜を作製する。基板はアルミナチタンカーバイド板である。下部シールドは導電性の軟磁性材をスパッタリング装置で成膜した。膜厚は2 μ mである。成膜後、ホトレジスト膜でマスクレッチングにより所定の形状にパターン化した。

【0017】次に下部ギャップ膜としてアルミナ膜を厚さ0.1 μ mでスパッタした。次にMR素子を構成するバイアス膜、分離膜、磁気抵抗効果膜を順次連続的に成膜し、パターンニングする。その後、磁気制御膜、電極を成膜してパターンニングする。このとき図1に示す導電性パターン1も同時に形成する。パターンニングはミリングによっておこなった。次に上部ギャップをアルミナで形成し、引き続き上部シールドを成膜し、リフトオフによりパターンニングする。その後、記録用誘導型薄膜磁気ヘッドを形成する。以上で記録再生分離型複合ヘッドが形成される。次に各素子毎に切り出す。その後浮上面4を加工する。このとき図1に示した電極はMR素子の不要な部分と共に切断研磨される。

【0018】上述のプロセスで作製した基板の工程途中での絶縁破壊した素子の分布とその割合を調査した。分布を図2に示す。(a)は本発明を適用した場合で、(b)は従来方法による比較例である。黒く塗りつぶした長方形の各々は絶縁破壊した素子の分布を示す。それ

ぞれ8.8%および31.3%の不良であった。本発明を適用することにより、MR素子の抵抗分布も絶縁破壊が減ったため、一様になった。絶縁破壊が抵抗値の不良も誘発していたことが分かった。次に本プロセスで作製したヘッドの記録再生特性を測定した。MR素子特有のバルクハウゼンノイズ頻度も十分の一に減少していた。このことから、絶縁破壊箇所が雑音の原因となっていたことが分かる。尚、本発明の適用により作製した直線を組合せて構成した導電性パターン1は基板を切断する際の目標線として利用した。このため有効な基板面積が減少するという問題も発生しない。

【0019】(実施例2) 実施例1では、導電性パターンをMR素子の電極と独立して設けたが、導電性パターンはミリング加工などのプロセスにおいて、MR素子またはMRヘッドの電位を接地電位に近づけるための電流通路として機能させることを目的とする。図3に本発明の基板の概略図を説明する。本図ではこの電流通路としてMRヘッド2とその電極5も用いる。基板3において外縁部の近傍にあるMR素子の電極5を導電性パターン6を介して基板の外縁部に設けたリング状の導電性パターン8に接続した。さらに、MRヘッドの電極同士を接続する導電性パターン7を設けることで基板全体の導電性パターンの面積を広げて、MRヘッドの電位を設置電位に近づけることができる。

【0020】(実施例3) 図4に本発明の基板の概略図を説明する。本図ではMRヘッド2の絶縁破壊防止のために、各々のMRヘッドにおいて4個の電極を導電性パターン11で短絡する。ここで電極とは、MR素子に電氣的に接続された1対の第一電極12と、コイル膜に電氣的に接続された1対の第二電極13を示す。基板3において、MRヘッド2の電極同士を接続する導電性パターンは設けない。また、基板の外縁部に設けたリング状の導電性パターン8とMRヘッド2も接続しない。

【0021】(実施例4) 図5に本発明の基板の概略図を説明する。本図ではMRヘッド2の絶縁破壊防止のために、各々のMRヘッドにおいて4個の電極を導電性パターン14で短絡する。ここで電極とは、MR素子に電氣的に接続された1対の第一電極12と、コイル膜に電氣的に接続された1対の第二電極13を示す。さらに、この導電性パターン14はMRヘッド2の電極同士を接続して一体を為している。尚、基板の外縁部に設けたリング状の導電性パターン8と導電性パターン14は接続しない。

【0022】図4および図5の構造を設けた基板を、実施例1と同様のプロセスで処理した結果を図6に示す。図6は、本発明で絶縁破壊した素子の分布を説明する図である。図6の(a)は図4の実施例3に、(b)は図5の実施例4に相当する。図中の黒く塗りつぶした長方形の各々は絶縁破壊した素子の分布を示す。それぞれ5.6%および11.4%の不良であった。本発明を適

用することにより、磁気抵抗効果素子の絶縁破壊が減少し、基板をスライダに切り分けた段階での不良抽出作業が著しく低減された。

【0023】（実施例5）さらに、図4の導電性パターンを直線または曲線の組合せではなく、ある程度の面積を有するシート状とし、MRヘッド2を覆う程度にその面積を拡大した場合、絶縁破壊による不良は2%以下まで低減することができた。ただし、シート状の導電性パターンの面積は図4において点線のグリッドで示された1個のMRヘッドの領域内に限られ、隣り合うMR素子の領域には重ねないものとする。

【0024】

【発明の効果】以上に述べたように、素子作成中での静電気破壊の防止を目的に導電性パターンを追加することで、従来30～40%程度あった絶縁不良が2～9%と著しく減少させることが可能となった。

【図面の簡単な説明】

【図1】本発明の基板の概略図。

【図2】本発明と従来で絶縁破壊した素子の分布を比較

する図。

【図3】本発明の基板の概略図。

【図4】本発明の基板の概略図。

【図5】本発明の基板の概略図。

【図6】本発明で絶縁破壊した素子の分布を説明する図。

【図7】従来のMRヘッドの斜視図。

【図8】従来の基板の概略図。

【図9】従来のクリーニング工程での絶縁破壊を説明する断面図。

【図10】従来のMRヘッドの断面図。

【符号の説明】

1 導電性パターン、2 MRヘッド、3 基板、4

浮上面、5 電極

6 導電性パターン、7 導電性パターン、8 リング

状の導電性パターン、11 導電性パターン、12 磁

気抵抗効果素子に電気的に接続された1対の第一電極、

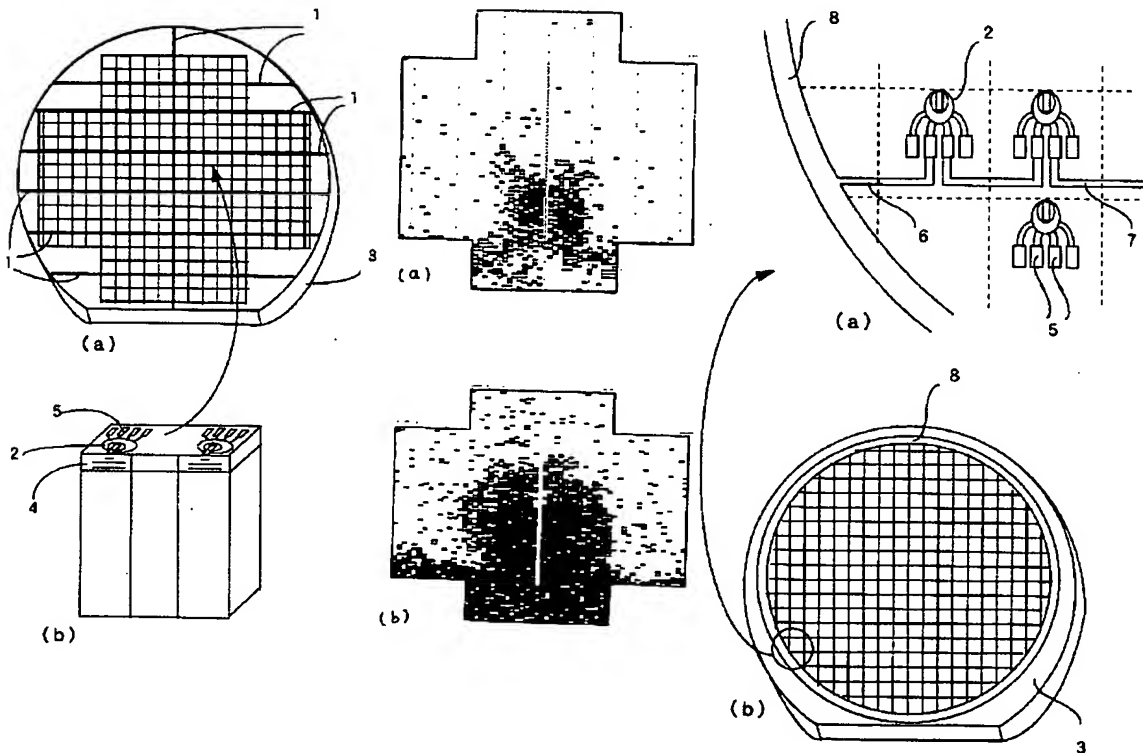
13 コイル膜に電気的に接続された1対の第二電極、

14 導電性パターン

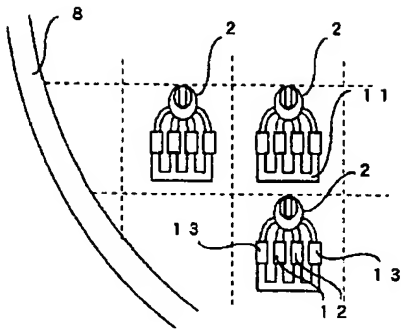
【図1】

【図2】

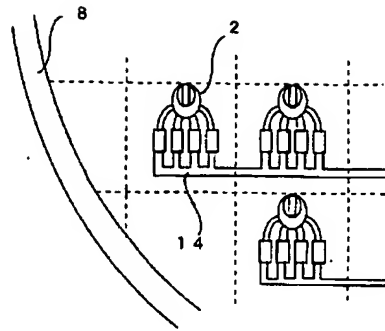
【図3】



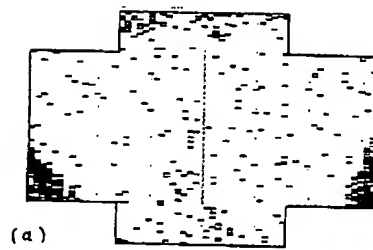
【図4】



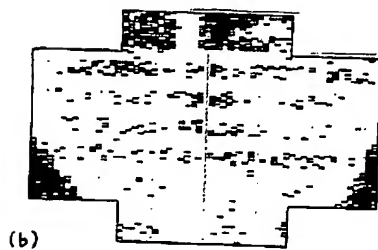
【図5】



【図6】

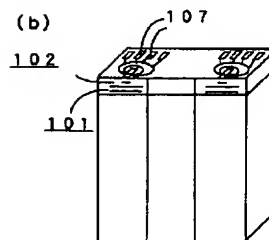
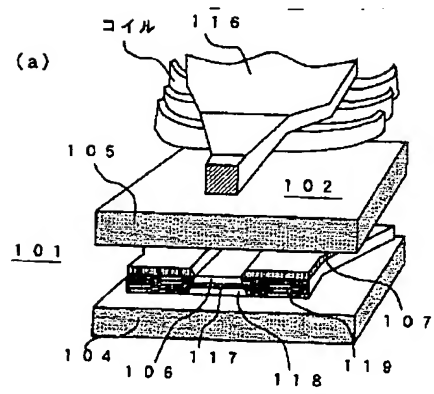


(a)

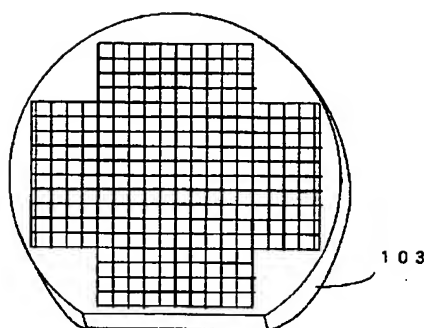


(b)

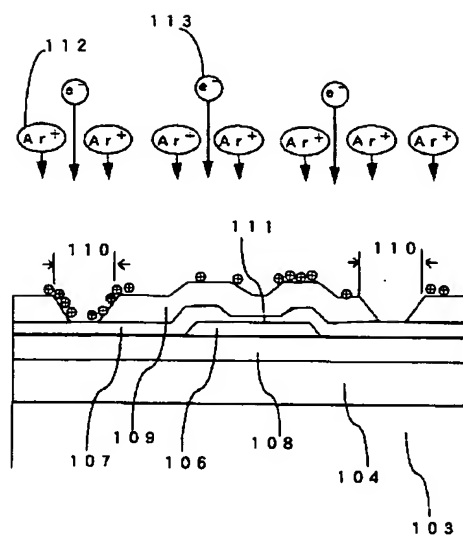
【図7】



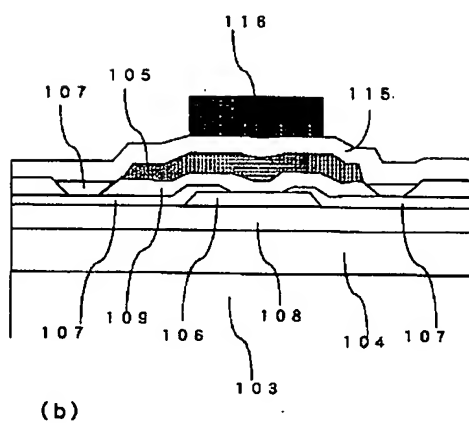
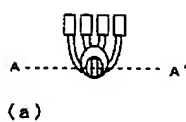
【図8】



【図9】



【図10】



フロントページの続き

(72)発明者 笠越 利幸
栃木県真岡市松山町18番地日立金属株式会
社電子部品工場内